

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 03-159426

(43)Date of publication of application : 09.07.1991

(51)Int.Cl.

H04J 3/06  
H04L 7/00

(21)Application number : 01-298811

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 17.11.1989

(72)Inventor : FUKUDA MASAHIRO

## (54) SYSTEM FOR HOUSING INDEPENDENT SYNCHRONOUS TERMINAL EQUIPMENT

## (57)Abstract

**PURPOSE:** To absorb the fluctuation in pieces of data information within one multiframe time generated by means of the clock frequency difference in a terminal equipment and a communication channel with the data information of a variable data information area by providing a variable data information area in a frame.

**CONSTITUTION:** Transmission data 9 from the data transmission part 2 of a transmission-side terminal 1 is written into a transmission-side elastic buffer part 4 based on a transmission timing signal 10 from a transmission generation part 3. Phase information 20 is generated by supervising the phase of the write timing and the read timing of a transmission-side elastic buffer part 4, and control bits C1-Cr indicating the significance/unsignificance of data in variable data bits V1 and V2 are set based on the phase information 20. An elastic buffer control part 16 adjusts the read timing of the transmission-side elastic buffer part 4 based on the control bits C1-Cr which are set in a frame assembly part 15.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

## ⑫ 公開特許公報(A)

平3-159426

⑤ Int. Cl.<sup>3</sup>H 04 J 3/06  
H 04 L 7/00

識別記号

D 7925-5K  
A 8949-5K

庁内整理番号

⑬ 公開 平成3年(1991)7月9日

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 独立同期端末装置の収容方式

⑯ 特 願 平1-298811

⑰ 出 願 平1(1989)11月17日

⑱ 発 明 者 福 田 雅 裕 神奈川県鎌倉市大船5丁目1番1号 三菱電機株式会社通  
信システム研究所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

## 明 細 書

## 1. 発明の名称

独立同期端末装置の収容方式

## 2. 特許請求の範囲

独立同期の端末装置間の通信を行う独立端末装置の収容方式において、上記端末装置の送信側装置に、バッファ部と、フレーム組立部を備えると共に、受信側装置に、フレーム検出部と、バッファ部と、受信タイミング再生部を具備し、上記フレーム組立部は、上記送信側のバッファ部へのデータの書き込みタイミングと読み出しタイミングの位相に基づき有意データとなったり無意データとなる可変データ情報と、上記可変データ情報が有意データであるか否かを示す制御情報と、フレームの同期の為のフレーム情報、及びデータ情報から構成されるフレームを組み立て、上記フレーム検出部は、上記フレーム情報に基づき受信した上記フレームの同期をとり、上記フレーム中のデータ情報、制御情報及び可変データ情報の位置を識別し、上記制御情報に基づき可変データ情

報の有意無意を判定することで、上記受信側のバッファ部への書き込みの制御と受信タイミング再生部の制御を行い、上記受信タイミング再生部で生成されたタイミングに基づいて上記受信側のバッファ部からデータを読み出すようにしたことを特徴とする独立同期端末装置の収容方式。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、ディジタル通信回線などのクロックに従属同期していない独立同期式の端末装置間の通信をスリップ(データ系列の崩れ)なしに行う独立同期端末装置の収容方式に関するものである。

(従来の技術)

従来、ディジタル通信回線のクロックに従属同期していない同期式の端末装置の収容方式としては、例えば「最新ディジタル電話通信」(日本技術経済センター; John Bellamy 著/P211~212)に述べられているようなスリップを許容する同期化方式がある。

第3図はこの独立同期端末装置の収容方式を説明する構成図である。同図において、(1)は、データ送信部(2)、送信タイミング発生部(3)、送信側エラスティックバッファ部(4)、及び送信側インターフェース部(5)を備える送信側装置、(6)は、受信側インターフェース部(7)及びデータ受信部(8)を備える受信側装置を示し、また、(9)は送信データ、(10)は送信タイミング信号、(11)は回線側クロック、(12)は受信データ、(13)は受信タイミング信号、(14)は通信回線を示す。

次に動作について説明する。

送信側装置(1)のデータ送信部(2)から送信された送信データ(9)は送信タイミング発生部(3)からの送信タイミング信号(10)に基づき送信側エラスティックバッファ部(4)に書き込まれ、送信側エラスティックバッファ部(4)に書き込まれたデータは、回線側クロック(11)に基づいて読み出され、送信側インターフェース部(5)を通して通信回線(14)に送出される。この際、送信タイミング信号(10)と回線側クロック(11)との周波数差に

よって送信側エラスティックバッファ部(4)においてスリップが発生する。すなわち、上記周波数差によって生じる送信側エラスティックバッファ部(4)での蓄積過剰あるいは蓄積不足によってデータ系列の崩れが生じる。

受信側装置(6)では、受信側インターフェース部(7)において、通信回線(14)より得られる受信データ(12)及び受信タイミング信号(13)をデータ受信部(8)に送出し、データ受信部(8)では、受信タイミング信号(13)に基づいて受信データ(12)を受け取る。このようにして、送信側装置(1)と受信側装置(6)の間のデータ通信が実現される。

(発明が解決しようとする課題)

従来の独立同期端末装置の収容方式は以上のよう構成されていたので、端末装置の送信タイミングと通信回線のクロックとの周波数差によってスリップが発生し、端末装置間のトランスベアレントな通信を行うことができなかった。

この発明は、上記のような問題点を解消するためになされたもので、トランスベアレントな通信

が可能な独立同期端末装置の収容方式を得ることを目的とする。

(課題を解決するための手段)

この発明に係る独立同期端末装置の収容方式は、独立同期の端末装置間の通信を行う独立端末装置の収容方式において、上記端末装置の送信側装置に、バッファ部と、フレーム組立部を備えると共に、受信側装置に、フレーム検出部と、バッファ部と、受信タイミング再生部を具備し、上記フレーム組立部は、上記送信側のバッファ部へのデータの書き込みタイミングと読み出しタイミングの位相に基づき有意データとなったり無意データとなる可変データ情報と、上記可変データ情報が有意データであるか否かを示す制御情報と、フレームの同期のためのフレーム情報、及びデータ情報から構成されるフレームを組み立て、上記フレーム検出部は、上記フレーム情報に基づき受信した上記フレームの同期をとり、上記フレーム中のデータ情報、制御情報及び可変データ情報の位置を識別し、上記制御情報に基づき可変データ情

報の有意無意を判定することで、上記受信側のバッファ部への書き込みの制御と受信タイミング再生部の制御を行い、上記受信タイミング再生部で生成されたタイミングに基づいて上記受信側のバッファ部からデータを読み出すようにしたものである。

(作用)

この発明では、フレーム組立部により、送信側のバッファ部へのデータの書き込みタイミングと読み出しタイミングの位相に基づいて、有意データとなったり無意データとなる可変データ情報と、上記可変データ情報が有意データであるか否かを示す制御情報と、フレームの同期のためのフレーム情報、及びデータ情報から構成されるフレームが組立てられ、受信側では、フレーム検出部により、上記フレーム情報に基づき受信した上記フレームの同期をとり、上記フレーム中のデータ情報、制御情報及び可変データ情報の位置を識別し、上記制御情報に基づき可変データ情報の有意無意が判定され、フレーム内に、可変データ情

報領域を設けることにより、端末装置と通信回線のクロック周波数差によって生じる1マルチフレーム時間内のデータ情報数の変動を可変データ情報領域のデータ情報で吸収させることができる。

#### (実施例)

以下、この発明の一実施例を図について説明する。

第1図はこの方式に基づいた端末装置の構成図である。第1図において、送信側装置(1)としては、データ送信部(2)、送信タイミング発生部(3)、送信側エラスティックバッファ部(4)、送信側インターフェース部(5)を備えるとともに、フレーム組立部(15)及びエラスティックバッファ部(16)を備える。

また、受信側装置(6)としては、受信側インターフェース部(7)、データ受信部(8)を備えると共に、フレーム検出部(17)、受信側エラスティックバッファ部(18)及び受信タイミング再生部(19)を備える。

て図示している。

次に、上記実施例の動作について説明する。

送信側端末(1)のデータ送信部(2)からの送信データ(9)は、送信タイミング発生部(3)からの送信タイミング信号(10)に基づき送信側エラスティックバッファ部(4)に書き込まれる。フレーム組立部(15)では、第2図のフレーム構成に従ってフレームが生成される。このとき、制御ビット $C_1 \sim C_r$ は、送信側エラスティックバッファ部(4)からの位相情報(20)によって設定されるようになされ、上記位相情報(20)は、送信タイミング信号(10)の周波数が回線側クロック(11)のクロック周波数より速いか、遅いか、またはそのいずれでもないかを示すもので、送信側エラスティックバッファ部(4)の書き込みタイミングと読み出しタイミングの位相を監視することにより生成され、この位相情報(20)に基づいて可変データビット $V_1, V_2$ におけるデータの有意無意を示す制御ビット $C_1 \sim C_r$ が設定される。即ち、送信タイミング(10)が回線側クロック(11)の周波数より速い時は、可

なお、(9)は送信データ、(10)は送信タイミング信号、(11)は回線側クロック、(12)は受信データ、(13)は受信タイミング信号、(14)は通信回線、(20)は位相情報である。

また、第2図はこの方式の伝送フレームの一例である。

この伝送フレームは、各送信データに対して一定周期毎に与えられるもので、その構成は、Sフレームで1マルチフレームをなし、各フレーム内は、第1フレーム～第(S-1)フレームでは、pビット(通常 $p=1$ )のフレームビットFと、qビットの制御ビットC及びrビットのデータビットDからなる。ここで、1フレームはtビット( $t=p+q+r$ )で構成され、1マルチフレーム中の1番最後のフレーム、すなわち第Sフレームにおいては、pビットのフレームビットFと( $q+u$ )ビットの可変データビット領域Vと( $r-u$ )ビットの固定データビット領域Dからなる。この第2図では、 $S=8$ 、 $t=8$ 、 $p=1$ 、 $q=1$ 、 $r=6$ 、 $u=1$ の場合を例とし

変データビット $V_1, V_2$ がともに有意なデータビットであることを示すコードに設定され、送信タイミング(10)が回線側クロック(11)のクロックの周波数より遅い時は、可変データビット $V_1, V_2$ がともに無意なビットであることを示すコードに設定される。それ以外の時は、 $V_1$ が無意なデータビット、 $V_2$ が有意なデータビットであることを示すコードに設定される。

エラスティックバッファ制御部(16)は、フレーム組立部(15)で設定された制御ビット $C_1 \sim C_r$ に基づいて送信側エラスティックバッファ部(4)の読み出しタイミングを調整する。このようにして、送信データ(9)は、第2図のフレーム構成に変換された後、送信側インターフェース部(5)を通して通信回線(14)送出される。

受信側装置(6)では、通信回線(14)より送られてきたデータを受信側インターフェース部(7)を通して受信し、フレーム検出部(17)で第2図のフレームビットを探索することによりマルチフレーム同期をとる。

また、フレーム検出部(17)では、制御ビット $C_1 \sim C_7$ の解読が行われ、この結果、可変データビット $V_1, V_2$ の状態を認識し、これに基づいてデータビットに対応した歯抜けクロックを生成する。受信側エラステックバッファ部(18)には、この歯抜けクロックに基づいて各フレーム内のデータビットのみ書き込まれる。

一方、歯抜けクロックは、受信タイミング再生部(19)に入力され、ここで波形整形されたクロックをつくる。このクロックは、受信側エラステックバッファ部(18)の読み出しタイミングになると同時に、データ受信部(8)への受信タイミング信号(13)となる。受信側エラステックバッファ部(18)から読み出されたデータは、受信データ(12)として、データ受信部(8)へ送出される。このようにして、送信側端末装置(1)と受信側装置(6)の間に、トランスペアレントなデータ通信が実現される。

なお、上記実施例では、1マルチフレームを8

フレームで構成したが、任意数のフレームで1マルチフレーム構成しても良く、1フレーム中の制御ビット、フレームビット、及び1マルチフレーム中の可変データビットの数は、もちろん前述の実施例以外の値にすることが可能である。

(発明の効果)

以上のように、この発明によれば、独立同期端末装置の通信において、フレーム内に、可変データ情報領域を設けることにより、端末装置と通信回線のクロック周波数差によって生じる1マルチフレーム時間内のデータ情報数の変動を可変データ情報領域のデータ情報で吸収させることができ、スリップのないトランスペアレントなデータ通信が実現できるという効果がある。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例を説明する構成図、第2図はこの発明で用いられるフレーム構成図、第3図は従来の独立同期端末装置の収容方式の一例を説明する構成図である。

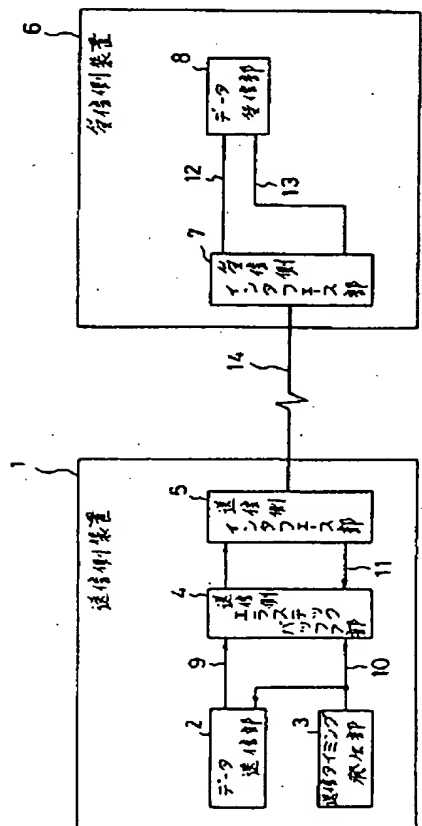
(1) 位は送信側装置、(2) はデータ送信部、

(3) は送信タイミング発生部、(4) は送信側エラステックバッファ部、(5) は送信側インターフェース部、(6) は受信側装置、(7) は受信側インターフェース部、(8) はデータ受信部、(14) は通信回線、(15) はフレーム組立部、(16) はエラステックバッファ制御部、(17) はフレーム検出部、(18) は受信側エラステックバッファ部、(19) は受信タイミング再生部、(20) は位相情報である。

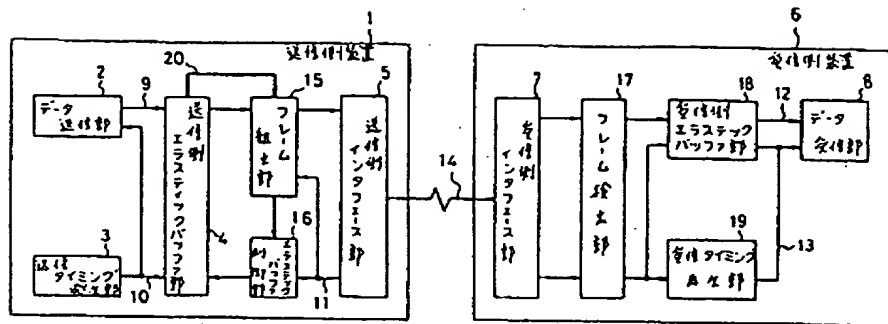
なお、各図中、同一符号は同一又は相当部分を示す。

代理人 大 岩 増 雄

図 3 概



第 1 図



第 2 図

第1フレーム	F <sub>1</sub>	D	D	D	C <sub>1</sub>	D	D	D
第2フレーム	F <sub>2</sub>	D			C <sub>2</sub>			
第3フレーム	F <sub>3</sub>				C <sub>3</sub>			
第4フレーム	F <sub>4</sub>				C <sub>4</sub>			
第5フレーム	F <sub>5</sub>				C <sub>5</sub>			
第6フレーム	F <sub>6</sub>				C <sub>6</sub>			
第7フレーム	F <sub>7</sub>				C <sub>7</sub>	D	D	D
第8フレーム	F <sub>8</sub>	D	D	D	V <sub>1</sub>	V <sub>1</sub>	D	D

F<sub>i</sub>: フレームビット (i=1, 2, ..., 8)  
 C<sub>i</sub>: 制御ビット (i=1, 2, ..., 7)  
 V<sub>i</sub>: 可変データビット (i=1, 2)  
 D: データビット

## 手 続 補 正 書 (自発)

平成 2 年 3 月 5 日

特許庁長官殿

1. 事件の表示 特許庁 平 2 - 298811 号

2. 発明の名称

独立同期端末装置の収容方式

3. 補正をする者

事件との関係 特許出願人  
 住 所 東京都千代田区丸の内二丁目2番3号  
 名 称 (601) 三菱電機株式会社  
 代表者 志 岐 守 哉

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号  
 三菱電機株式会社内  
 氏 名 (7375) 弁護士 大 岩 増 雄  
 (連絡先03(213)3421特許部)

5. 補正の対象

明細書の発明の詳細な説明の欄、及び図面の簡単な説明の欄。

## 6. 補正の内容

- (1) 明細書第6頁第20行ないし第7頁第1行の「判定され、一設けることにより、」という記載を「判定されることにより、」と補正する。
- (2) 明細書第7頁第14行の「バッファ」という記載を「バッファ制御」と補正する。
- (3) 明細書第12頁第20行の「(1) 位は」という記載を「(1) は」と補正する。

以 上

方式  
審査